



# Masterarbeit

am Institut für Mikroelektronische Systeme, Architekturen und Systeme



## Entwurfsraumexploration von RISC-V Prozessoren für den Einsatz in digitalen Hörhilfen

**Schlagworte:** Hörgeräte, ASIP, RISC-V, Medizintechnik, Informatik, Toolchain, Hardware

### Das Projekt

Am Fachgebiet „Architekturen und Systeme“ des Instituts für Mikroelektronische Systeme werden dedizierte und programmierbare Architekturen für zukünftige Hörgeräte entwickelt, implementiert und getestet. Ziel dieser Forschung ist die Anpassung neuartiger Architekturen, die sich durch eine hohe Effizienz für die gewünschten Anwendungsklassen auszeichnen. RISC-V ist eine Architektur mit einem reduzierten Befehlssatz, welche für die effiziente Ausführung von Programmen mit niedriger Komplexität gut geeignet ist.

### Mögliche Aufgabenstellung

Eine Aufgabenstellung könnte wie folgt aussehen. Genaueres erfährst du in Rücksprache mit dem/der Betreuer/in.

- Auswahl geeigneter Open Source RISC-V Prozessoren für eine Entwurfsraumexploration
- Portierung eines vorhandenen Hörgerätealgorithmus auf allen Prozessoren
- Optimierung des Algorithmus durch prozessorspezifische Anpassungen
- Evaluation der Effizienz aller Prozessoren anhand der Ausführungszeit und Leistungsaufnahme
- Dokumentieren der Ergebnisse in Form einer Abschlussarbeit

### Kontakt

Sven Schönwald, M. Sc.  
Appelstraße 4, Büro 307  
Tel.: 0511 762 19607  
Mail.: [schoenewald@ims.uni-hannover.de](mailto:schoenewald@ims.uni-hannover.de)

